



PRESENTACIÓN

Breve descripción:

Esta asignatura, fundamentalmente práctica, proporciona al estudiante las herramientas necesarias para el diseño y simulación de sistemas electrónicos. Se aborda el diseño de los dos tipos de sistemas electrónicos principales, analógicos y digitales, con algunas de las herramientas profesionales más utilizadas por la industria (*Cadence* y *Synopsys*). Los circuitos electrónicos analógicos se diseñan y simulan a nivel de transistor y componentes fundamentales (resistencias, condensadores, bobinas, etc.). En cuanto a los circuitos digitales, se implementan a partir de una descripción de más alto nivel (RTL, *Register-Transfer Level*), que permite sintetizar el circuito digital en base a sus puertas lógicas.

Se ponen en práctica conceptos adquiridos en asignaturas relacionadas con la electrónica básica, circuitos y sistemas digitales. Por sus aplicaciones directas en el campo de las ingenierías electrónica y de telecomunicaciones, es una asignatura común a los grados de *Ingeniería en Electrónica Industrial* e *Ingeniería en Sistemas de Telecomunicación*.

Titulación (Módulo/Materia):

- Ingeniería en Electrónica Industrial (Bloque Especializado de Electrónica Industrial/Tecnología Electrónica)
 - Ingeniería en Sistemas de telecomunicación (Bloque Especializado de Sistemas de Telecomunicación/ Sistemas de Comunicación)

Detalles:

- **ECTS:** 6 ECTS
- **Curso, semestre:** 3.º curso, 1.º semestre
- **Carácter:** Obligatorio
- **Idioma:** Castellano

Profesores de la asignatura:

- del Río Orduña, David/ Profesor colaborador
- Sevillano Berasategui, Juan Francisco / Profesor colaborador
- Sánchez Basterrechea, Manuel / Colaborador docente

COMPETENCIAS

INGENIERÍA EN ELECTRÓNICA INDUSTRIAL

CE20 - Conocimiento de los fundamentos y aplicaciones de la electrónica analógica.

CE21 - Conocimiento de los fundamentos y aplicaciones de la electrónica digital y microprocesadores.

CE24 - Capacidad para diseñar sistemas electrónicos analógicos, digitales y de potencia.



INGENIERÍA EN SISTEMAS DE TELECOMUNICACIÓN

CG9 - Capacidad de trabajar en un grupo multidisciplinar y en un entorno multilingüe y de comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.

CE24 - Capacidad para la selección de circuitos, subsistemas y sistemas de radiofrecuencia, microondas, radiodifusión, radioenlaces y radiodeterminación.

PROGRAMA

1. Introducción cadenas de comunicación RF y SW de CAD electrónico.

- Introducción
- Cadenas de comunicación RF
- Conceptos básicos del diseño de circuitos analógicos
- Software de diseño de circuitos analógicos (Cadence)

2. Caracterización de la tecnología

- Curvas de comportamiento estático de los transistores CMOS
- Curvas de comportamiento dinámico de los transistores CMOS
- Alcance frecuencial de los transistores

3. Caracterización de circuitos amplificadores

- Configuraciones básicas para los transistores
- Polarización
- Distorsión
- Diseño multi-etapa
- Caracterización a nivel de esquemático

4. Diseño de circuitos amplificadores

- Reducción de consumo
- Aumento de ganancia
- Ancho de banda

5. Introducción al diseño de circuitos digitales

- Introducción
- Diseño síncrono
- Flujo de diseño

6. Introducción al lenguaje VHDL

- Introducción
- Unidades de diseño
- Tipos de datos y operadores
- Construcciones básicas en VHDL
- Patrones de diseño

7. Simulación de circuitos digitales en VHDL



Universidad de Navarra

- Introducción
- Ejemplo
- Simulación con Synopsys
- Funcionamiento del simulador

8. Implementación de circuitos digitales en ASIC

- Introducción
- Herramienta de síntesis
- VHDL para síntesis
- Síntesis con Synopsys

CONTENTS OF THE COURSE

1. Introduction to RF communication chains and Electronic CAD tools.

- Introduction
- RF communication chains
- Basic concepts in the design of analog circuits
- Analog circuit design software (Cadence)

2. Technology characterization

- Static behaviour of CMOS transistors
- Dynamic behaviour of CMOS transistors
- Frequency range of transistors

3. Characterization of amplifier circuits

- Basic transistor configurations
- Biasing
- Distortion
- Multi-stage design
- Characterization at schematic level

4. Design of amplifier circuits

- Optimizing power consumption of circuit
- Increasing gain of circuit
- Bandwidth

5. Introduction to digital circuit design

- Introduction
- Synchronous design
- Design flow

6. Introduction to VHDL

- Introduction
- Design units
- Data types and operators



- Basic constructions
- Design patterns

7. Simulation of digital circuits described in VHDL

- Introduction
- Example
- Simulation with Synopsys tools
- Simulator operation

8. Implementation of digital circuits in ASICs

- Introduction
- Synthesis tool
- VHDL for synthesis
- Synthesis with Synopsys tools

ACTIVIDADES FORMATIVAS

La **dedicación de 150-180 horas** (6 ECTS) a la asignatura de Métodos de Diseño Electrónico se divide en las siguientes actividades formativas:

- Clases presenciales teóricas: 15 horas
- Clases presenciales prácticas, laboratorios o talleres: 45 horas
- Tutorías: 10 horas
- Estudio personal y trabajo en grupo: 100 horas
- Realización de pruebas evaluadas: 8 horas

METODOLOGÍAS DOCENTES

Sesiones de teoría: El alumno debe asistir a las clases teóricas ya que son la base para poder realizar las prácticas de la asignatura. Algunas clases teóricas podrían impartirse de forma no presencial (online). En ese caso, el alumno deberá ver los contenidos antes de asistir a cada clase presencial.

Prácticas resueltas en clase: Se plantearán y resolverán diseños en clase para ilustrar la forma de abordar el diseño de un sistema electrónico. Serán diseños donde se aplica la teoría dada en la asignatura.

Prácticas propuestas para el alumno: Se propondrán diseños para que resuelva el alumno por su cuenta en el laboratorio de diseño electrónico. Los enunciados de las prácticas estarán en la página web de la asignatura. Las prácticas se trabajarán durante la clase y fuera del horario de clase (entre 2 y 4 horas semanales en función de la práctica). La práctica "Challenge" contará con una breve defensa en inglés.

Se realizarán las siguientes prácticas en el laboratorio de diseño electrónico:

- Práctica 0: Tutorial de Cadence
- Práctica 1: Diseño de etapa de amplificación en configuración de fuente común
- Práctica 2: Diseño de etapa de amplificación en configuración de drenador común
- Práctica 3: Diseño de un Amplificador de Bajo Ruido
- Práctica Challenge
- Práctica 4: Tutorial herramientas de Synopsys
- Práctica 5: Decodificador serie-paralelo



Universidad de Navarra

- Práctica 6: Divisor de frequency digital
- Práctica 7: Generador de forma de onda digital
- Práctica 8: Medidor de tiempo tras patrón

TEACHING METHODOLOGIES

Theory sessions: Students must attend the theoretical classes, since they form the basis for the labs. Some theoretical classes can be made available online. In this case, the students must see the contents before attending the class.

Labs solved in class: Some designs will be solved in class to illustrate how to approach the design of an electronic system. The taught theory will be applied in this designs.

Proposed labs for the students: Designs will be given to the students, so that they solve them on their own in the electronic design laboratory. The design objectives will be available on the course website. These labs will be carried out both during and outside class hours (between 2 and 4 hours per week, depending on the lab). The "Challenge" lab will include a brief presentation in English.

The following practical labs will be carried out:

- LAB0: Cadence tutorial
- LAB1: Design of amplifier stages with common source configuration
- LAB2: Design of amplifier stages with common drain configuration
- LAB3: Design of low-noise-amplifier (LNA)
- Challenge LAB
- LAB4: Synopsys tools tutorial
- LAB5: Serial to parallel decoder
- LAB6: digital frequency divider
- LAB7: digital waveform generator
- LAB8: after specific pattern time duration meter

EVALUACIÓN

CONVOCATORIA ORDINARIA

Prácticas 1, 2 y 3: se evaluarán los informes entregados por los alumnos, en parejas.

Challenge: La práctica de LNA y challenge asociado consistirá en un proyecto que tendrán que desarrollar los alumnos por parejas. La evaluación de este proyecto será competitiva entre todos los alumnos, a través de una figura de mérito que recoja los principales parámetros característicos del mismo.

Prácticas 4, 5, 6, 7 y 8: Se evaluarán las prácticas propuestas a los alumnos. En la evaluación de las prácticas se valorará el trabajo realizado en clase, el correcto funcionamiento del diseño y la calidad de la implementación resultante.

Exámenes parciales: Se realizarán dos exámenes parciales. El primero de ellos será un examen sobre los contenidos explicados en los temas de la parte analógica. El segundo



Universidad de Navarra

examen parcial consistirá en la realización por parte del alumno de un diseño en el laboratorio de diseño electrónico en base a los conocimientos adquiridos en las prácticas 4, 5, 6, 7 y 8 (parte digital).

Nota final de la convocatoria ordinaria: Tanto los exámenes como las prácticas en el ordenador se evaluarán sobre 10 puntos. Será necesario obtener 4/10 puntos como mínimo tanto en la parte digital como en la parte analógica para superar la asignatura. La calificación final N del alumno será calculada mediante la siguiente fórmula:

$$N = 0,225 \cdot NEP1 + 0,075 \cdot NP1-2 + 0,2 \cdot NCH + 0,15 \cdot NP4-8 + 0,35 \cdot NEP2,$$

donde NEP1, NP1-2, NCH, NP3-7 y NEP2 son las notas sobre 10 de el primer examen parcial, los informes sobre las prácticas 1, 2 y 3, de la evaluación competitiva del diseño analógico final (Challenge), de las prácticas 4 a 8 y del segundo examen parcial, respectivamente.

CONVOCATORIA EXTRAORDINARIA

En la convocatoria extraordinaria se evaluará sólo la parte (analógica o digital) que no se haya superado en la convocatoria ordinaria. En la parte analógica habrá que hacer un examen práctico en el laboratorio de diseño electrónico y superar un test teórico. En la parte digital habrá que hacer un examen práctico en el laboratorio de diseño electrónico.

HORARIOS DE ATENCIÓN

Dr. David del Rio:

- Despacho 207, Miramón, planta 2
- Horario de tutoría: Se informará oportunamente de los seminarios que se organicen a lo largo del semestre.

Dr. Juan Francisco Sevillano:

- Despacho 208, Miramón, planta 2
- Horario de tutoría: Se informará oportunamente de los seminarios que se organicen a lo largo del semestre.

BIBLIOGRAFÍA

Bibliografía básica:

- A.S. Sedra y K.C. Smith, Microelectronics Circuits, Oxford University press, 1998. [Localízalo en la biblioteca](#)
- B. Razavi, Design of Analog CMOS integrated circuits, McGraw-Hill Higher Education, 2001. [Localízalo en la biblioteca](#)
- P.R. Gray y R.G. Meyer, Analysis and design of analog integrated circuits, John Wiley -Sons, 1984. [Localízalo en la biblioteca](#)
- D.L. Feucht, Handbook of Analog Circuit Design, Academic Press, 1990. [Localízalo en la biblioteca](#)
- R. J. Baker, H. W. Li y D. E. Boyce, CMOS. Circuit design, layout, and simulation, IEEE Press, 1998. [Localízalo en la biblioteca](#)



Universidad de Navarra

- A. Hastings, The art of Analog Layout, Prentice Hall, 1998. [Localízalo en la biblioteca](#)
- Berkeley webcast. Electrical Engineering 240-Spring 2012. [Link](#)
- Prof. Ali Hajimiri (Caltech). Lectures on Analog Circuit design. [Link](#)
- S. Rajan, Essential VHDL: RTL Synthesis Done Right. [Localízalo en la biblioteca](#)
- P. J. Ashenden, The Designer's guide to VHDL, Morgan Kaufmann Publishers, 2002. [Localízalo en la biblioteca](#)

Bibliografía complementaria:

- J. M. Fiore, Amplificadores Operacionales y Circuitos Integrados Lineales, Thomson, 2002.
- R. Lipsett, C. Schaefer y C. Ussery, VHDL Hardware Description and Design, Kluwer Academic Publishers, 1989.
- L. Teres, Y. Torroja, S. Olcoz y E. Villar, VHDL: Lenguaje Estándar de Diseño Electrónico, Mc Graw Hill, 1998
- P. Pirsch, Architectures for Digital Signal Processing, John Wiley & Sons, 1998
- Impedance matching calculators: [Link1](#) [Link2](#)