Universidad de Navarra

***Sistemas de comunicación electrónicos (MIT)***

*Guía docente 2026-27*

# PRESENTACIÓN

**Breve descripción**:

Para poder abordar el diseño e implementación de las etapas digitales, la asignatura profundiza en las metodologías de diseño basadas en lenguajes de descripción hardware, dotando a los alumnos de los conocimientos necesarios para la implementación de circuitos como los que aparecen en las etapas de procesado digital de la señal en banda-base. A lo largo de la asignatura, el alumno aplica estas metodologías de diseño para abordar implementaciones en dispositivos de lógica programable. Por lo que respecta a las etapas de procesamiento analógico, el alumno es introducido a las metodologías de diseño y fabricación de circuitos de RF. Además, la asignatura aborda también el estudio de dispositivos de instrumentación electrónica. Con el fin de completar la formación del estudiante, dentro de la asignatura se realiza el diseño e implementación de un sistema electrónico de comunicación que integra tanto etapas de procesado analógico como etapas de procesado digitales. De esta manera, el alumno es expuesto a los aspectos propios no sólo del diseño de etapas digitales y analógicas, sino también a la relación entre ellas.

- **Titulación**: Máster en Ingeniería de Telecomunicación
- **Módulo/Materia**: Tecnología de Telecomunicación / Tecnología Electrónica
- **ECTS**: 5 ECTS
- **Curso, semestre**: 1º, Segundo
- **Carácter**: Obligatorio
- **Profesorado**:
- Berenguer Pérez, Roque José - Email: rberenguer@tecnun.es
  - Catedrático
- Cortés Vidal, Ainhoa - Email: acortes@ceit.es
  - Profesor colaborador (Colab.Docente)
- Irizar Picón, Antonio - Email: airizar@ceit.es
  - Profesor colaborador (Colab.Docente)
- García Muñoz, Francisco Javier - Email: jgmunoz@tecnun.es
  - Colaborador docente (Colab.Docente)
- **Idioma**: Castellano

# RESULTADOS DE APRENDIZAJE (Competencias)

- CB6 - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación
- CG4 - Capacidad para el modelado matemático, cálculo y simulación en centros tecnológicos y de ingeniería de empresa, particularmente en tareas de investigación, desarrollo e innovación en todos los ámbitos relacionados con la ingeniería de Telecomunicación y campos multidisciplinares afines.
- CG7 - Capacidad para la puesta en marcha, dirección y gestión de procesos de fabricación de equipos electrónicos y de telecomunicaciones, con garantía de la seguridad para las personas y bienes, la calidad final de los productos y su homologación.
- CE10 - Capacidad para diseñar y fabricar circuitos integrados.
- CE11 - Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad.
- CE12 - Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales.
- CE13 - Capacidad para diseñar componentes de comunicaciones como por ejemplo encaminadores, conmutadores, concentradores, emisores y receptores en diferentes bandas.

Universidad de Navarra

# PROGRAMA

**1 – Analog Design:**

***Design of a RF communication system***

- Description of the RF communication system to design and impact of the non-idealities on the digital signals to transmit and receive.

***Fabrication considerations of RF PCBs***

- Basic considerations for the design of RF PCBs.
- Software for PCB design and co-simulation with the different blocks in the system.
- PCBs design,

***Measurement of RF PCBs circuits***

- Fabrication of the PCBs and soldering of the different components on the PCBs.
- Measurement of the designed RF PCBs implementing the RF communication system.

**2 – Digital Design:**

***Evolution of the different HW platforms and Systems on Chip (SoC)***

***Zynq general description***

- Component identification of the Processing system (PS) section.
- Input and output peripherals included in the PS zone.
- Design tools based on Zynq.

***Zynq architectural description***

- Zynq components: PS (Processing System) and PL (Programmable Logic).
- Memory and peripherals Access of the PS from the Programmable Logic zone (PL).
- Interfaces and interruptions from the PS y PL zones.
    - Introduction to bus specification for AXI systems.
    - AXI protocols and channels.
- Zynq AXI connection ports between processing system (PS) zone and the FPGA zone (PL):
        - AXI interfaces from PL to PS
    - AXI master interface from PS to PL
- IPs integration inside the Zynq programmable logic.

---

**PARTE 1 - DISEÑO ANALÓGICO:**

***Diseño de un sistema de radiofrecuencia***

- Descripción del sistema de radiofrecuencia a diseñar y efectos de las no-idealidades sobre las señales digitales a transmitir y recibir.

***Fabricación de PCBs de radiofrecuencia***

- Conceptos básicos del diseño y fabricación de PCBs en Radiofrecuencia:
- Software de diseño de PCB y co-simulación con los elementos de sistema,
- Diseño de la PCB.

***Medidas de PCBs de radiofrecuencia***

- Fabricación y Montaje de las PCBs diseñadas.
- Realización de las medidas sobre las PCBs de Radiofrecuencia diseñadas para el sistema de altas prestaciones.

**PARTE 2 - DISEÑO DIGITAL:**

***Evolución de Plataformas HW Digitales y System-on-Chip (SoC)***

***Descripción General del Zynq***

- Identificación de los componentes de la sección Processing System (PS).
- Periféricos de entrada / salida incluidos en la zona PS (descripción de los periféricos y uso del MIO, EMIO).
- Herramientas de Diseño y creación de un diseño basado en Zynq

***Descripción de la Arquitectura Zynq***

- Componentes del Zynq: PS (Processing System) y PL (Programmable Logic).
- Acceso a la memoria y a los periféricos de zona PS desde la zona Programmable Logic (PL).
- Interfaces e interrupciones desde zonas PS y PL.
  - Introducción a la especificación de bus de sistema AXI.
  - Canales, protocolos-señalización AXI.
  - Puertos de conexión AXI del Zynq entre la zona del procesador (PS) y la zona de FPGA (PL):
  - AXI interfaces desde PL a PS
  - AXI master interface desde PS a PL
- Integración de IPs en lógica programable en el Zynq

# ACTIVIDADES FORMATIVAS

En esta asignatura se deben complementar la comprensión de los contenidos teóricos y la realización de prácticas de laboratorio.

**PARTE DIGITAL**

**3 sesiones de en total de 3 horas de exposición del profesor de los contenidos básicos de la asignatura.**

El alumno debe asistir a las clases teóricas ya que son la base para poder realizar las prácticas de laboratorio. Se valorará de forma positiva la asistencia a las clases teóricas y la participación activa del alumno.

**Prácticas semanales en laboratorio (1 laboratorio con tres fases de un total de 6 horas más un proyecto de 11 horas)**

Los alumnos tienen 1 laboratorio con tres fases a realizar aplicando los conceptos teóricos explicados previamente por el profesor. Las prácticas son guiadas y muy importantes para que el alumno vaya asimilando los conceptos que se van introduciendo en teoría. Una vez terminado el laboratorio, el alumno tiene que realizar un proyecto final que tendrá un peso del 45% sobre la nota final. Para realizar este proyecto el alumno tiene unas 3-4 semanas. El proyecto se evalúa con un informe donde el alumno tiene que explicar cómo funciona su diseño, con una exposición del trabajo y con una demostración que tiene que hacer al profesor para comprobar que su diseño funciona correctamente una vez implementado sobre la placa de evaluación.

**PARTE ANALÓGICA**

**7 sesiones teóricas de exposición del profesor con contenidos teóricos acerca del diseño de PCB en RF, así como del software para el diseño de las mismas.**

Universidad de Navarra

El alumno debe asistir a las clases teóricas ya que son la base para poder realizar las prácticas de laboratorio. Se valorará la asistencia y participación del alumno en clase. De esta forma, se espera que el alumno participe en clase de forma activa

**12 sesiones prácticas que tratarán el diseño de un sistema de comunicación para transmisión y recepción de señales digitales.**

Los alumnos deberán realizar la práctica aplicando los conceptos teóricos explicados previamente por el profesor.

# EVALUACIÓN

**PARTE 1 - DISEÑO ANALÓGICO (50%)**

La evaluación de la asignatura consistirá de dos partes:

1.- Presentación describiendo las decisiones de diseño adoptadas a lo largo de todo el trabajo (Diagrama de bloques, esquemático, PCB, BOM ...), así como los resultados finales de simulación (5 puntos)

2.- Resultado de las medidas realizadas en el laboratorio sobre el dispositivo diseñado (5 puntos)

**PARTE 2 - DISEÑO DIGITAL (50%)**

La evaluación se basará en dos informes, una presentación y una demostración con el resultado del proyecto:

*Report HW Design* (5%):

- Introduction
- Global architecture
- Description of Digital_Tx and Digital Rx modules:
- State machine diagrams
- RTL diagrams
- Matlab script to generate messages for Digital TX testbench: description
- iSim simulations of Digital_Tx and Digital_Rx: different messages and different rates
- Waveforms using the logic analyzer: different messages and different rates
- Discussion of the results (measure timing with different messages anad rates; analysis of frames)
- Conclusions

*Report Project SW Design (Chat application)* (5%):

- Introduction
- Flow diagrams (at low level) of the SW part (different functions in detail) and SW description
- Procedure for the Project execution and working (as a tutorial): screenshots of the required steps
- Discussion of the results
- Conclusions

*Presentation:*

- Exhibition (5 %)
- Questions (25 %)

*Demo* (10 %)

- User name visible in both sides (sender and receiver)
- Working correctly (not loss of messages)

- Limited by 256 characters: username and message limited (also in the screen)
- Send if the user push enter (not other combinations)
- Be able to delete and correct text before sending: delete also in the screen (be careful if you receive a message when you are writing)
- Exit option
- Manage simultaneous sending
- Login and logout option
- Be able to change the username without exiting
- Provide warnings if the length of the username or of the message is exceeded
- Warn if the other user has disconnected
- Not allowed an empty user name

**Criterios para superar la asignatura en convocatoria ordinaria:**

- Superará la asignatura el alumno que obtenga al menos un 5 en la asignatura, como resultado de sumar aritméticamente la EVALUACIÓN DE ACTIVIDADES A LO LARGO DEL CURSO + PROYECTO FINAL.

**Criterios para superar la asignatura en convocatoria extraordinaria:**

Dependiendo de la situación particular del alumno, el examen de esta convocatoria será:

1. Si el alumno ha aprobado alguna/s de las partes de la asignatura, se le conservarán dichas notas y sólo tendrá que presentarse a la/s parte/s suspendida/s, siendo el valor del proyecto proporcional al porcentaje de dicha/s parte/s suspendida/s.
2. Si el alumno no aprueba ninguna de las partes en las que está dividida la asignatura, tendrá que realizar un proyecto global de la asignatura.

Para esta convocatoria, se conservará la nota obtenida por actividades realizadas en clase.

En ningún caso, se guardarán la/s parte/s aprobada/s para el siguiente curso académico. Es decir, si el alumno no aprueba en esta convocatoria, pasará al siguiente curso con la asignatura completa aunque alguna de las partes la tenga aprobada.

**Criterios para superar la asignatura en alumnos especiales:**

- El alumno que por alguna circunstancia no puede llevar el ritmo normal de las clases será evaluado únicamente con las prácticas, no pudiéndose por tanto beneficiar de los puntos que pueden obtenerse con la asistencia.
- Por tanto, superará la asignatura el alumno especial que obtenga al menos un 5 en la asignatura, como resultado de sumar aritméticamente las prácticas (5 puntos sobre 10) y PROYECTO FINAL (5 puntos sobre 10), siempre y cuando apruebe las dos partes.

# HORARIOS DE ATENCIÓN

- Los alumnos podrán acudir a la tutoría previa cita con el profesor para resolver dudas que hayan podido surgir en relación a la asignatura.

# BIBLIOGRAFÍA

**Bibliografía complementaria**

1. Louise H. Crockett, Ross A. Elliot, Martin A. Enderwitz, Robert W. Stewart, *The Zynq Book: Embedded Processing with the ARM Corts-A9 on the Xilinx Zynq-7000 All Programmable SoC*, ISBN: 978-0-9929787-0-9. Localízalo en la biblioteca
2. http://www.googoolia.com/wp/category/zynq-training/ Zynq Training by Mohammadsadegh Sadri